

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Yasuyuki Nozuyama

Serial No. Not yet assigned Group Art Unit: Not yet assigned

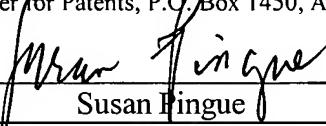
Filed: February 6, 2004 Examiner: Not yet assigned

Title: **APPARATUS CONNECTABLE TO A COMPUTER NETWORK FOR CIRCUIT DESIGN VERIFICATION, COMPUTER IMPLEMENTED METHOD FOR CIRCUIT DESIGN VERIFICATION, AND COMPUTER PROGRAM PRODUCT FOR CONTROLLING A COMPUTER SYSTEM SO AS TO VERIFY CIRCUIT DESIGNS**

EXPRESS MAIL NUMBER: EV 302280071 US

DATE OF DEPOSIT: February 6, 2004

I hereby certify that this paper is being deposited with the United States Postal Service "EXPRESS MAIL Post Office to Addressee" service under 37 CFR 1.10 on the date indicated above and is addressed to: Mail Stop PATENT APPLICATION, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313.

  
\_\_\_\_\_  
Susan Fingue

\* \* \*

REQUEST FOR PRIORITY UNDER 35 U.S.C. 119  
AND THE INTERNATIONAL CONVENTION

Assistant Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313

Sir:

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

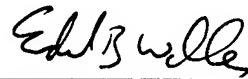
<u>COUNTRY</u>	<u>APPLICATION NO.</u>	<u>MONTH/DAY/YEAR</u>
Japan	P2003-029696	February 6, 2003

A Certified copy of the corresponding Convention Application is being submitted herewith.

Respectfully submitted,

GRAY CARY WARE & FREIDENRICH LLP

Dated: February 6, 2004



*Edward B. Weller*  
Reg. No. 37,468  
Attorney for Applicant

GRAY CARY WARE & FREIDENRICH LLP  
2000 University Avenue  
East Palo Alto, CA 94303  
Telephone: (650) 833-2436  
Facsimile: (650) 833-2001

**JAPAN PATENT OFFICE**

This is to certify that the annexed is a true copy of the following application  
as filed with this Office:

**Date of Application:** February 6, 2003

**Application Number:** P2003-029696  
[ST.10/C]: [JP2003-029696]

**Applicant(s):** KABUSHIKI KAISHA TOSHIBA

December 9, 2003

**Commissioner:**  
Japan Patent Office Yasuo IMAI

**Number of Certificate:** 2003-3101747

S-967

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2003年  2月  6日  
Date of Application:

出願番号      特願 2003-029696  
Application Number:

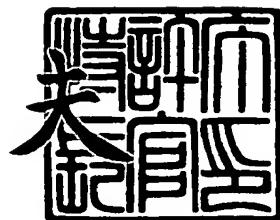
[ST. 10/C] :      [JP 2003-029696]

出願人      株式会社東芝  
Applicant(s):

2003年12月 9日

特許長官  
Commissioner,  
Japan Patent Office

今井康



出証番号 出証特 2003-3101747

【書類名】 特許願  
【整理番号】 ASB01Z132  
【提出日】 平成15年 2月 6日  
【あて先】 特許庁長官殿  
【国際特許分類】 G06F 17/50  
【発明の名称】 設計検証システム、設計検証方法及び設計検証プログラム  
【請求項の数】 18  
【発明者】  
【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝  
マイクロエレクトロニクスセンター内  
【氏名】 野津山 泰幸  
【特許出願人】  
【識別番号】 000003078  
【氏名又は名称】 株式会社 東芝  
【代理人】  
【識別番号】 100083806  
【弁理士】  
【氏名又は名称】 三好 秀和  
【電話番号】 03-3504-3075  
【選任した代理人】  
【識別番号】 100068342  
【弁理士】  
【氏名又は名称】 三好 保男  
【選任した代理人】  
【識別番号】 100100712  
【弁理士】  
【氏名又は名称】 岩▲崎▼ 幸邦

**【選任した代理人】****【識別番号】** 100100929**【弁理士】****【氏名又は名称】** 川又 澄雄**【選任した代理人】****【識別番号】** 100108707**【弁理士】****【氏名又は名称】** 中村 友之**【選任した代理人】****【識別番号】** 100095500**【弁理士】****【氏名又は名称】** 伊藤 正和**【選任した代理人】****【識別番号】** 100101247**【弁理士】****【氏名又は名称】** 高橋 俊一**【選任した代理人】****【識別番号】** 100098327**【弁理士】****【氏名又は名称】** 高松 俊雄**【手数料の表示】****【予納台帳番号】** 001982**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 設計検証システム、設計検証方法及び設計検証プログラム

【特許請求の範囲】

【請求項 1】 シミュレーション結果データを取得するシミュレーション結果データ取得部と、

前記シミュレーション結果データを解析前表示ファイルに変換するデータ変換・登録部と、

前記解析前表示ファイルを記憶する表示ファイル記憶装置と、

前記シミュレーション結果データを解析するための解析情報を取得する解析情報取得部と、

前記解析情報に基づいて、前記シミュレーションデータの解析処理を行い、解析後表示ファイルとして出力する解析情報処理部と、

前記解析後表示ファイルを登録する前記表示ファイル記憶装置と、

前記解析前表示ファイルと前記解析後表示ファイルとを同一画面上に表示するデータ表示部

とを備えることを特徴とする設計検証システム。

【請求項 2】 解析前表示ファイルと解析後表示ファイルは同一の表示ファイルとして構成されていることを特徴とする請求項 1 に記載の設計検証システム。

【請求項 3】 シミュレーション結果データは、コンピュータネットワークまたはインターネットを経由して複数のユーザから入力可能であり、データ表示部は複数のユーザが閲覧可能であることを特徴とする請求項 1 に記載の設計検証システム。

【請求項 4】 データ変換・登録部と解析情報取得部はデータ処理部として統合されてなることを特徴とする請求項 1 記載の設計検証システム。

【請求項 5】 表示ファイル記憶装置に格納された登録・解析済みのシミュレーション結果データに対し、同一かまたはわずかに異なる製品または機能ブロックのシミュレーション結果データが入力された場合、変更のない部分の未活性箇所に対する前記登録・解析済みのシミュレーション結果データの解析結果を流

用することを特徴とする、請求項1乃至4のいずれか1項に記載の設計検証システム。

**【請求項6】** 品質の基準等の基準データを取得する基準データ取得部と、前記基準データを記憶した基準データ記憶装置を更に備えることを特徴とする請求項1乃至5のいずれか1項に記載の設計検証システム。

**【請求項7】** 前記データ表示部は、前記基準データに基づいて前記解析後表示ファイルの基準未達成の項目を他の項目と区別して表示することを特徴とする請求項6に記載の設計検証システム。

**【請求項8】** 前記シミュレーション結果データは、RTLコードカバレッジ情報を含む機能シミュレーションに伴う結果データ又は故障検出率を含む故障シミュレーション結果データであることを特徴とする請求項1乃至7のいずれか1項に記載の設計検証システム。

**【請求項9】** シミュレーション結果データを取得するステップと、前記シミュレーション結果データを解析前表示ファイルに変換して表示ファイル記憶装置に登録するステップと、

前記シミュレーション結果データを解析するための解析情報を取得するステップと、

前記解析情報に基づいて、前記シミュレーション結果データの解析処理を行うステップと、

前記シミュレーション結果データの解析処理結果を解析後表示ファイルとして表示ファイル記憶装置に登録するステップと、

前記解析前表示ファイルと前記解析後表示ファイルとを同一画面上に表示するステップ

とを有することを特徴とする設計検証方法。

**【請求項10】** 解析前表示ファイルと解析後表示ファイルは同一の表示ファイルとして構成されていることを特徴とする請求項9に記載の設計検証方法。

**【請求項11】** シミュレーション結果データは、コンピュータネットワークまたはインターネットを経由して複数のユーザから入力可能であり、データ表示部は複数のユーザが閲覧可能であることを特徴とする請求項9に記載の設計検

証方法。

**【請求項12】** 表示ファイル記憶装置に格納された登録・解析済みのシミュレーション結果データに対し、同一かまたはわずかに異なる製品または機能ブロックのシミュレーション結果データが入力された場合、変更のない部分の未活性箇所に対する前記登録・解析済みのシミュレーション結果データの解析結果を流用することを特徴とする、請求項9乃至11のいずれか1項に記載の設計検証方法。

**【請求項13】** 前記シミュレーション結果データは、RTLコードカバレッジ情報を含む機能シミュレーション結果データ又は故障検出率を含む故障シミュレーション結果データであることを特徴とする請求項9乃至12のいずれか1項に記載の設計検証方法。

**【請求項14】** 設計検証システムに、  
シミュレーション結果データを取得するステップと、  
前記シミュレーション結果データを解析前表示ファイルに変換して表示ファイル記憶装置に登録するステップと、  
前記シミュレーション結果データを解析するための解析情報を取得するステップと、  
前記解析情報に基づいて、前記シミュレーション結果データの解析処理を行うステップと、  
前記シミュレーション結果データの解析処理結果を解析後表示ファイルとして表示ファイル記憶装置に登録するステップと、  
前記解析前表示ファイルと解析後表示ファイルとを同一画面上に表示するステップとを実行させることを特徴とする設計検証効率および品質向上プログラム。

**【請求項15】** 解析前表示ファイルと解析後表示ファイルは同一の表示ファイルとして構成されていることを特徴とする請求項14に記載の設計検証効率および品質向上プログラム。

**【請求項16】** シミュレーション結果データは、コンピュータネットワークまたはインターネットを経由して複数のユーザから入力可能であり、データ表示部は複数のユーザが閲覧可能であることを特徴とする請求項14に記載の設計

検証効率および品質向上プログラム。

**【請求項17】** 表示ファイル記憶装置に格納された登録・解析済みのシミュレーション結果データに対し、同一かまたはわずかに異なる製品または機能ブロックのシミュレーション結果データが入力された場合、変更のない部分の未活性箇所に対する前記登録・解析済みのシミュレーション結果データの解析結果を流用することを特徴とする、請求項14乃至16のいずれか1項に記載の設計検証効率および品質向上プログラム。

**【請求項18】** 前記シミュレーション結果データは、RTLコードカバレッジ情報を含む機能シミュレーション結果データ又は故障検出率を含む故障シミュレーション結果データであることを特徴とする請求項14乃至17のいずれか1項に記載の設計検証効率および品質向上プログラム。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、LSIの設計検証処理に利用される設計検証システム、設計検証方法及び設計検証プログラムに関する。

##### 【0002】

##### 【従来の技術】

近年のLSI等の回路の急速な大規模化、複雑化に伴い、既に作製された設計資産を回路の設計段階において積極的に再利用しようとする動きが活発になっていく。設計資産を再利用して回路を設計する際には、再利用する回路に対する検証確度に関する情報が大変重要となってくる。検証確度に関する情報としては、RTLコードカバレッジ情報やファンクショナルカバレッジ情報等が一般に広く利用されている。「RTLコードカバレッジ情報」とは、機能シミュレーション時に、RTL(Register Transfer Level)にて記述された回路記述内のどの記述が実行されたかを記録した情報である。設計者は、このRTLコードカバレッジ情報を参照することにより、機能シミュレーションによってどの程度の回路記述が実行されたかを数値(%)により認識し、検証確度を図る目安を得ることができる。RTLコードカバレッジとしては、以下で説明するステートメントカバレッジ、ブランチ

カバレッジ、トグルカバレッジに加え、RTL記述内の分岐文の条件式の各信号の組合せの割合を見るコンデションカバレッジがあり、さらにはFSM(Finite State Machine:状態遷移回路)内の状態をどれだけカバーしたかというステートカバレッジ、状態間の可能な遷移をどれだけ実行したかというアークカバレッジ等を含む場合もある。

### 【0003】

従来、このようなRTLコードカバレッジ情報を解析処理するために使用される設計検証システムでは、LSI等の回路内部の個々の機能ブロック別の詳細結果をグラフ表示したり、カバレッジの低い機能ブロックから順に表示したり、要求基準に満たないものを例えば赤色で表示する等、ユーザの利便性を向上させる種々の工夫が加えられている場合はあるものの、基本的には機能シミュレーションに伴って得られる計算結果等をそのまま表示するのが一般的である。図16に、従来の設計検証システムの表示内容の一例を示す。図16は、レジスタ転送レベル(RTL)記述で表現されるLSIやLSI内部の機能ブロックに対し、テストパターン(検証パターン)がどの程度のRTLコードカバレッジを達成しているかを機能シミュレーションにより実施した検証結果である。図16に示すように、実行可能なRTL記述の各ステートメント(行)が実行された割合を示すための”ステートメントカバレッジ”の欄、実行可能な分岐文の真・偽が実行された割合を示すための”ブランチカバレッジ”の欄、RTL記述の接続配線が1及び0の値をとった割合を示すための”トグルカバレッジ”の欄が表示されている。また、モジュール(対象とするLSI内部の機能ブロック)全体の結果を示すための”トータル”の欄と、モジュールを構成する幾つかの子モジュールの結果を示すための”Abcd”等の欄が表示されている。図16の”トータル”-”ステートメントカバレッジ”欄の上段の値(95.7%)は、対象とするLSIのステートメントカバレッジの値を示し、分数表示の分母の値(1286)は対象とするLSIの機能ブロックのRTL記述内の全ステートメント数を示し、分数表示の分子の値(1231)は、テストパターンによって活性化されたステートメント数を示し、括弧内の値(55)は、テストパターンによって活性化されなかったステートメント数を示している。

### 【0004】

この例で示すように、通常、新規開発のLSIで設計検証を行った場合、スタートメントカバレッジやブランチカバレッジ等が最初から100%になることは希である。このため、設計者が未活性箇所を逐一確認し、検証不足の場合にはテストパターンを追加して再度機能シミュレーションを実行する。このような追加検証を所定の基準を満足するまで実施し、その検証結果を設計検証システムに登録、検証確認のために使用したり、第三者に対して閲覧可能な状態にする。

### 【0005】

#### 【発明が解決しようとする課題】

しかし、実際には機能シミュレータ（または機能シミュレータにソフト的にlinkされる専用算出ソフト）によるシミュレーションで得られる結果だけでは所定のカバレッジ基準を達成できない場合がしばしば起こり得る。その主な理由として、

1) 児長なRTL記述が混在している。例えば、論理合成ツールからの要求による特有の冗長な記述、仕様上の冗長な記述等が混在している。

### 【0006】

2) 開発中の製品固有の理由により冗長なRTL記述となっている。例えば、後で必要となる可能性を見込んで冗長な記述をしている、または、将来の拡張を考慮して冗長な記述を採用したが開発中の製品では利用しない、一部の機能ブロックを他から流用してきたが利用しない機能に関する記述がある等。

### 【0007】

3) RTL設計者がRTL記述の見やすさ（読みやすさ）のため、冗長なフリップフロップ（0または1のいずれかしか設定されないフリップフロップ）等を設ける場合がある。

勿論、作成した機能検証パターンの品質が不十分で本来活性化（検証）すべきRTLコードが未活性となっている（特に開発中の製品の場合）こともあり、解析の結果、この場合に該当していることが判明した場合、それを解析結果として残せるようにしても良い。これは、解析が実際に行われたかどうかを正しく記録するという点で望ましい。

### 【0008】

従って、真の結果は、機能シミュレーションに伴って得られる結果を解析し、上述したような冗長な記述に関する未活性箇所を除外したものである。機能シミュレーション時に得られた結果をそのまま登録、表示しただけでは、真の結果について知ることができないという大きな問題があった。このような問題を解決するため、別途解析結果をコメントとして記入し、ドキュメント化することが行われていた。その場合、上記の様な内容の区別まで行うことはまれであった。しかしながら、一つのシステムとして一覧としての結果表示に解析前と解析後の結果がフィードバックされるようになっているものや、また、解析前と解析後の区別を明確に表示するものはなかった。このように、従来はこうした機能シミュレーションに伴って得られる生のカバレッジ結果と真の結果、及び検証解析の経緯を効果的に表示する設計検証システムはなく、機能シミュレーションに伴って得られる生のカバレッジ結果に対しどのような解析が行われて真の結果が結論されたかという経緯を知ることができなかつた。これは、特にLSIやLSI内部の機能ブロックを再利用しようとする場合に大きな問題となる。上述したように、LSIの開発においては、将来の仕様拡張を考慮して現に設計している製品の一部の機能ブロックに冗長な機能を盛り込む場合が少なからずあり、開発期間、リソースの現実的な制約や、開発中の製品用の検証環境では検証できないという理由から検証を省略することがある。また、既に設計された機能ブロックを流用する場合も多いが、この機能ブロックの一部の機能が同じ理由によってまだ検証されていない場合や、流用した機能ブロックの検証済み機能の一部を利用しない場合もある。従来の設計検証システムでは、こうした製品固有の理由による未活性（未検証）機能については、解析の結果一律に冗長なものとして処理してしまうことになるため、LSI又はLSIの一部の機能ブロックを再利用しようとする設計者が、必要とする部分が確実に検証、テストされているか確認することができなかつた。この結果、再利用時の情報不足という問題から、再利用製品での検証抜けを誘発する可能性が高くなるという問題があつた。

### 【0009】

本発明は上記問題に鑑みてなされたもので、機能シミュレータ（または機能シ

ミュレータにソフト的にLinkされる専用算出ソフト)による機能シミュレーションに伴って得られるコードカバレッジ結果データを表示すると共に、設計者による解析情報の入力可能で、その情報に基づきコードカバレッジ結果データを解析処理した解析処理結果を同一の画面上に表示でき、解析結果の妥当性を設計者以外の許可された人間が十分確認できる設計検証システム、設計検証方法及び設計検証プログラムを提供することを目的とする。

### 【0010】

#### 【課題を解決するための手段】

上記目的を達成するために、本発明の第1の特徴は、(イ) シミュレーション結果データを取得するシミュレーション結果データ取得部、(ロ) シミュレーション結果データを解析前表示ファイルに変換するデータ変換部、(ハ) 解析前表示ファイルを記憶した表示ファイル記憶装置、(ニ) シミュレーション結果データを解析するための解析情報を取得する解析情報取得部、(ホ) 解析情報に基づいて、シミュレーション結果データの解析処理を行い、解析後表示ファイルとして出力する解析情報処理部、(ヘ) 解析後表示ファイルを登録した表示ファイル記憶装置、(ト) 解析前表示ファイルと解析後表示ファイルとを同一画面上に表示するデータ表示部を備える設計検証システムを提供することである。本発明の第1の特徴において、品質の基準等の基準データを取得する基準データ取得部と、基準データを記憶した基準データ記憶装置を更に備えるとよい。さらに、データ表示部は、基準データに基づいて解析後表示ファイルの基準未達成の項目を他の項目と区別して表示することが望ましい。また更に、シミュレーション結果データは、コードカバレッジ情報を含む機能シミュレーション(または機能シミュレーションに伴って起動される専用ソフトによる)結果データ又は故障検出率を含む故障シミュレーション結果データであることが望ましい。

### 【0011】

本発明の第1の特徴によれば、機能シミュレーションに伴って得られるRTLコードカバレッジの結果又は故障シミュレーション結果を表示すると共に、解析情報に基づいてそれらシミュレーション結果を解析処理した解析処理結果を同一の画面上に表示でき、解析結果の妥当性を十分確認することが可能となる。

### 【0012】

本発明の第2の特徴は、(イ)シミュレーション結果データを取得するステップと、(ロ)シミュレーション結果データを解析前表示ファイルに変換して表示ファイル記憶装置に登録するステップ、(ハ)シミュレーション結果データを解析するための解析情報を取得するステップ、(ニ)解析情報に基づいて、シミュレーション結果データの解析処理を行うステップ、(ホ)シミュレーション結果データの解析処理結果を解析後表示ファイルとして表示ファイル記憶装置に登録するステップ、(ヘ)解析前表示ファイルと解析後表示ファイルとを同一画面上に表示する(解析後表示ファイルを解析前表示ファイルに解析結果を追加して構成する場合は解析後表示ファイルを表示する)ステップを有する設計検証結果処理方法を提供することである。本発明の第1の特徴において、シミュレーション結果データは、RTLコードカバレッジ情報を含む機能シミュレーション(または機能シミュレーションに伴って動作する専用ソフトによる)結果データ又は故障検出率を含む故障シミュレーション結果データであることが望ましい。

### 【0013】

本発明の第2の特徴によれば、機能シミュレーション(または機能シミュレーションに伴って動作する専用ソフトによる)結果又は故障シミュレーション結果を表示すると共に、解析情報に基づいてそれらシミュレーション結果を解析処理した解析処理結果を同一の画面上に表示でき、解析結果の妥当性を十分確認することが可能となる。

### 【0014】

本発明の第3の特徴は、設計検証システムに、(イ)RTLコードカバレッジ情報を含む機能シミュレーション結果データ又は故障検出率を含む故障シミュレーション結果データを取得するステップ、(ロ)機能シミュレーション結果データ又は故障シミュレーション結果データを解析前表示ファイルに変換して表示ファイル記憶装置に登録するステップ、(ハ)機能シミュレーション結果データ又は故障シミュレーション結果データを解析するための解析情報を取得するステップ、(ニ)解析情報に基づいて、機能シミュレーション結果データ又は故障シミュレーション結果データの解析処理を行うステップ、(ホ)機能シミュレーション

結果データ又は故障シミュレーション結果データの解析処理結果を解析後表示ファイルとして表示ファイル記憶装置に登録するステップ、(へ) 解析前表示ファイルと解析後表示ファイルとを、または、これらのファイルと同等な内容を持ったファイルを同一画面上に表示するステップを実行させるための効率的な結果解析および登録、および、解析内容の詳細な表示により解析内容の誤りと機能ブロック流用時の検証漏れの危険を有効に低下させるプログラムを提供することである。

#### 【0015】

本発明の第3の特徴によれば、機能シミュレーション（に伴うRTLコードカバレッジ評価）結果又は故障シミュレーション結果を表示すると共に、解析情報に基づいてそれらシミュレーション結果を解析処理した解析処理結果を同一の画面上に表示可能とする設計検証システムを制御することができる。

#### 【0016】

##### 【発明の実施の形態】

次に、図面を参照して、本発明の実施の形態を説明する。以下の図面の記載において、同一又は類似の部分は同一又は類似の符号を付している。ただし、図面は模式的なものであり、各寸法の比率等は現実のものとは異なることに留意すべきである。従って、具体的な寸法等は以下の説明を参照して判断すべきものである。また図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることは勿論である。

#### 【0017】

##### （第1の実施の形態）

本発明の第1の実施の形態に係る設計検証システム100（後述）を構成する設計検証主要サブシステム1は、図1に示すように、コードカバレッジに関する情報を表示可能とし、検証評価中における解析状況を的確に把握できるように、演算処理部（C P U）2、C P U 2に接続された表示装置3、入力装置4、出力装置5、主記憶装置6、（解析前/解析後）表示ファイル記憶装置7、2次記憶装置8から構成されている。C P U 2は、シミュレーション結果データ取得部10、データ変換・登録部11、解析情報取得部12、解析情報処理部13、データ

表示部14を備えている。表示装置3は、モニタなどの画面を指し、CRT、液晶表示装置（LCD）、発光ダイオード（LED）パネル、エレクトロルミネッセンス（EL）パネル等が使用可能である。入力装置4は、キーボード、マウス、ボイスデバイス、CD-ROM、磁気テープ等の「記録媒体」の読み取り装置、コンピュータネットワークへの接続デバイス、インターネットへの接続デバイス等から構成される。入力装置4から入力操作が行われると対応する情報（データ）がCPU2に伝達される。出力装置5は、インクジェットプリンタ、レーザープリンタ、コンピュータネットワークへの接続デバイス、インターネットへの接続デバイスなどにより構成される。主記憶装置6は、入力データ、シミュレーション結果データ、プログラムデータ等の各種データを格納するための装置であり、ROM及びRAMが組み込まれている。ROMはCPU2において実行される設計検証システムを制御するための設計検証プログラムを格納しているプログラムメモリ等として機能し、RAMはCPU2におけるプログラム実行処理中に利用されるデータ等を格納したり、作業領域として利用されるデータメモリ等として機能する。勿論、前記設計検証プログラムはRAMに格納されて実行される構成になっていても良い。（解析前/解析後）表示ファイル記憶装置7は、機能シミュレーション結果データを編集処理した解析前表示ファイル、および（または）、解析処理結果を編集処理した解析後表示ファイルを保存している。2次記憶装置8は、ハードディスク装置のような磁気記憶装置等で構成され、入力装置4から入力された前記設計検証プログラム等のプログラムやデータ等が格納されたり、プログラムの処理結果が格納されるようになっている。2次記憶装置8は（解析前/解析後）表示ファイル記憶装置7を含んでいても良い。

### 【0018】

第1の実施の形態に係る設計検証主要サブシステム1のCPU2に内蔵されたシミュレーション結果データ取得部10は、ユーザからの登録要求に応じて、入力装置4からシミュレーション結果データ、即ち、例えばRTLコードカバレッジ情報等の機能シミュレーション（または機能シミュレーションに伴って動作する専用ソフトによる）結果データを取得する。CPU2にて機能シミュレーション等を実行可能な場合、この結果データは2次記憶装置8に格納されるので、そ

こから取得すれば良い。データ変換・登録部11は、シミュレーション結果データ取得部10により得られたシミュレーション結果データを表示装置3に表示するために必要な編集処理をすると共に、その編集処理結果を解析前表示ファイルとして（解析前/解析後）表示ファイル記憶装置7に登録する。解析情報取得部12は、ユーザからの解析情報入力要求に応じて解析情報等を入力装置4から取得する。解析情報処理部13は、解析情報取得部12により得られた解析情報に基づいて、シミュレーション結果データの解析処理を行う。また、解析情報処理部13は、シミュレーション結果データの解析処理結果を表示装置3に表示するために必要な編集処理をすると共に、その編集処理結果を解析後表示ファイルとして（解析前/解析後）表示ファイル記憶装置7に登録する。解析後表示ファイルは、解析前表示ファイルと異なっていても良いし、解析前表示ファイルの所定の箇所に解析情報が追加されたものでも良い。また、データ変換・登録部11と解析情報処理部13は、処理内容が類似する部分が多いため、特に解析前後で同じformatの表示ファイルを利用する場合、両者を一つにまとめ、例えばデータ処理部（データ変換・登録・解析情報処理を実施）としても良い。

#### 【0019】

次に、図2を参照して、本発明の第1の実施の形態に係る設計検証主要サブシステム1の動作を説明する。

#### 【0020】

(イ) ステップS11において、ユーザからの登録要求に応じて図1におけるシミュレーション結果データ取得部10が入力装置4または2次記憶装置8からシミュレーション結果データ、即ち、例えばRTLコードカバレッジ情報等の機能シミュレーション（または機能シミュレーションに伴って動作する専用ソフトによる）結果データを取得する。次に、図2のステップS12において、図1におけるデータ変換・登録部11は、シミュレーション結果データ取得部10により得られたシミュレーション結果データを表示装置3に表示するための編集処理を行い、その編集処理結果を解析前表示ファイルとして（解析前/解析後）表示ファイル記憶装置7に登録する。

#### 【0021】

(口) 一方、図2のステップS13において、図1における解析情報取得部12は、ユーザからの解析情報入力要求に応じて入力装置4を介して入力された解析情報を取得する。ここで、解析情報の入力は、機能又は論理的な冗長という理由により除外した場合と、現に設計中の製品での固有な理由により冗長と判断して除外した場合と、設計者がRTL記述の見やすさを優先して冗長にしているという理由により除外した場合とを区別できるようにする。さらに、解析が確実に実施されたか確認できるという意味からも、検証パターンが不十分という理由も解析結果として入力できるようにしておくことが望ましい。なお、解析情報の入力方式としては、予め具体的な解析情報として構成されたファイル等を入力してもよいが、ユーザが要解析箇所、例えば未活性なRTL記述部分が空白になった表示ファイル等を登録時または登録後に閲覧し、ユーザが解析を実施してその空白を埋めていく形で入力してもよい。

### 【0022】

(ハ) 次に、図2のステップS14において、図1における解析情報処理部13は、解析情報取得部12により得られた解析情報に基づいて、シミュレーション結果データ、即ち、例えばRTLコードカバレッジ情報等の機能シミュレーション（または機能シミュレーションに伴って動作する専用ソフトによる）結果データへの解析（結果）情報の付加（解析処理）を行う。次に、図2のステップS15において、図1における解析情報処理部13は、シミュレーション結果データの解析処理結果を表示装置3に表示するために必要な編集処理を行い、その編集処理結果を解析後表示ファイルとして（解析前/解析後）表示ファイル記憶装置7に登録する。なお、表示ファイルは、データ表示部14において殆ど処理を加えないで良いような最終的な形態（フォーマット）のものでも良いし、または、シミュレーション結果データをベースに、解析情報を適宜追加できるようにした中間的な形態のものでも良い。後者の場合は、データ表示部14が、最終的な表示のための形態への変換処理も行うことになる。いずれにしても、本発明の趣旨を最適に実施するため、いろいろな構成の仕方が存在する。

### 【0023】

(ニ) 図2のステップS16において、図1におけるデータ表示部14は、ステ

ップS12、S15で編集処理された解析前表示ファイルと解析後表示ファイルを表示装置3に表示する。

#### 【0024】

図3に、本発明の第1の実施の形態に係る設計検証システム100を示す。このシステムは全体としてインターネットにより相互に接続されてなるシステムとなっており、図1において説明した設計検証主要サブシステム1は、インターネットの面からは、Webサーバ50として機能する。Webサーバ50には、インターネットを経由して複数のクライアント（パーソナルコンピュータ（PC）やエンジニアリングワークステーション（EWS）等）101、102、103、104、・・・が接続可能である。この図では、クライアント101は、別途属しているコンピュータネットワークに接続されたコンピュータ上で機能シミュレータ20に接続されており、機能シミュレーションを実行する構成になっており（クライアント101自身で実行可能な場合もある）、その結果データ（ここでは機能シミュレーションに伴って得られるコードカバレッジ）を自身で管理している2次記憶装置に格納する。なお、機能シミュレータ20は、ソフトウェアであることも多く、この場合、図の接続はクライアント101が機能シミュレータ20を実行可能であることを概念的に表示したものということになる。さて、上記結果データを、インターネット接続デバイス経由にてWebサーバ50に送付すると、Webサーバ50の入力装置（インターネット接続デバイス）からデータが入力され、図1におけるシミュレーション結果データ取得部10に送られる。図3のWebサーバ50は、前述の処理フローに従って、解析前表示ファイルを作成し、図1における（解析前/解析後）表示ファイル記憶装置7に格納する。こうしてシミュレーション結果データの登録が行われる。図3のWebサーバ50およびクライアント101を含めたクライアントからは、この設計検証システム100全体の管理者から読み出し許可を受けているメンバは、インターネットを経由してWebサーバ50に対しユーザ名とパスワードを入力してデータ閲覧要求を行い、図1における（解析前/解析後）表示ファイル記憶装置7内のファイルを閲覧する（実際には、インターネットのプロトコルに従って利用中のクライアント内にファイルをコピーしている）ことができ、さらに、書き換えを許

可されたメンバは、その結果に対し、解析情報を追加して解析後の表示ファイルを作成し、インターネット経由で図3のWebサーバ50にその結果を転送し、前述の処理フローに従ってWebサーバ50内の図1における（解析前/解析後）表示ファイル記憶装置7にその解析後の表示ファイルを格納することができる。この結果は、許可を受けたメンバが読むことが可能である。これにより、複数のメンバが並行してシミュレーション結果データ（RTLコードカバレッジ）の解析、判断結果を入力していくことが可能となり、また、その結果を同時に閲覧し、チェックすることができ、検証効率の向上と品質向上が同時に実現されることになる。（勿論、複数のメンバが同時にデータを書き換えようとした場合の問題等が生じることがあるが、こうした問題への対処法は格別困難なものではなく、本発明の範疇外でもあり、特に言及しない。）なお、以上のようなネットワークシステムは、インターネットだけでなく、よりローカルなコンピュータネットワークでも構築可能である。

### 【0025】

次に、図4～図8を参照して、図1の表示装置3上の具体的な表示例について説明する。まず、表示装置3に表示されるトップページには登録又は閲覧のいずれかを選択するボタンが表示されており、ここで閲覧が選択されると、図4に示すように、登録済みの”製品名”が”登録日”と共に表示される。図4において、例えば、製品”aaaaa”が選択されると、図5に示すように、その製品”aaaaa”の品質ランク、RTLコードカバレッジ評価ツールのバージョン情報、使用された機能シミュレータ（RTLシミュレータ）名等や”関連情報”のボタンが表示される。図5において、”関連情報”が選択されると、図6に示すように、製品名、製品のバージョン情報、登録者情報等や使用した”テストパターン”（バージョン情報が記載されることもある）のボタンが表示される。そして、図6において、”テストパターン”が選択されると、テストパターン名と検証内容を詳細に記載したリストが表示される（図面省略）。さて、図4において製品”aaa a a a”を選択すると、図5と共に（図5と同じページ上に）、図7に示すように、RTLコードカバレッジやテストカバレッジ等のシミュレーション結果と、その解析処理結果、例えば冗長な未検出箇所を除外した解析情報入力結果が隣接

して表示される。図7の” 解析結果” 欄下段の  $(x + y + z / N)$  において、”  $x$  ” は今回の製品において使用していない機能または検証を省略した機能（テスト機能を含む）のため、未活性箇所から除外した数を表す。”  $y$  ” は、論理合成対応のデフォルト（default）文や、仕様上の理由から冗長なRTL記述（RTLコード）等の数を表す。”  $z$  ” は、設計者が意図的に設けたRTL記述（RTLコード）等の数を表す。また、”  $N$  ” は解析前の機能シミュレーション結果における未活性箇所の数を表している。このように、図7に示すような表示を閲覧するユーザは、目的に応じて注意してチェックすべき箇所が容易に把握できる。この場合、特に”  $x$  ” が重要であり、閲覧者の注意を喚起するために、”  $x$  ” だけ他のデータと別の文字色等にしても良い。また、この部分を見ることにより、どの程度まで解析が実施されているかも把握することができる。すなわち、全体  $N$  個の解析対象箇所に対し、 $(x + y + z)$  個は解析終了しており、最大で  $(N - (x + y + z))$  個が未解析箇所または解析したが未活性理由が不明な箇所として残っていると把握することができる。この未解析箇所等の数を表示するようにしても良い。但し、より正確には、 $(N - (x + y + z))$  個の中には、解析の結果、除外できない（即ち、検証パターン不足等の理由により未活性）と判定されたものも含まれる場合がある。そこで、例えば解析した結果検証パターン不足により未活性と判定された数を  $w$  個として、”  $(x + y + z, w)$  ” のように表示すると、 $N - (x + y + z + w)$  個は、解析したが未活性理由が不明な箇所の数と未活性箇所の数の和に等しくなる。（未解析箇所は、本発明の実際の運用時は、少なくとも解析担当者以外のユーザが閲覧する段階では（殆ど）存在しないことが望ましい。）さらに、図7において、”  $(x + y + z / N)$  ” が選択されると、図8に示すように、解析した結果を確認することができる（この図の場合、図7の表示は”  $(x + y + z / N)$  ” の代わりに”  $(x + y + z, W)$  ” としても良い）。各項目には該当するRTL記述と前述の3種類の冗長記述（除外できるもの）のいずれに属するかを指定する欄と、前述の検証パターン不足による未活性（除外できないもの）かを指定する欄、及び詳細な内容を自由記述する欄が設けてある。さらに、解析の結果、いずれにも判定できない（除外できない）場合を指定する欄も設けてあるが、チェックを入れずに自由記述だけで

済ませるようすることもできる。この図8の表示により、ユーザは最終結果に至った経緯を詳細かつ明確に把握することが可能となる。

### 【0026】

本発明の第1の実施の形態に係る設計検証システム100によれば、シミュレーション結果データ、即ち、例えばRTLコードカバレッジ等の機能シミュレーションに伴って得られる結果等を表示すると共に、複数のユーザによって解析を行うことができ、入力した解析情報に基づいてシミュレーション結果データを解析処理した解析処理結果を同一の画面上に表示でき、これをより多くのユーザが閲覧でき解析結果の妥当性を十分確認することが可能となる。

### 【0027】

#### (第2の実施の形態)

本発明の第2の実施の形態に係る設計検証システム100を構成する設計検証主要サブシステム1は、品質の基準等が変化していく可能性を考慮したものであり、登録されたデータを異なる基準により評価できるようにしたものである。

### 【0028】

本発明の第2の実施の形態に係る設計検証主要サブシステム1は、図9に示すように、演算処理部(CPU)2、CPU2に接続された表示装置3、入力装置4、出力装置5、主記憶装置6、(解析前／解析後)表示ファイル記憶装置7、2次記憶装置8、基準データ記憶装置9から構成されている。CPU2は、シミュレーション結果データ取得部10、データ変換・登録部11、解析情報取得部12、解析情報処理部13、データ表示部14、基準データ取得部15を備えている。図1の第1の実施の形態に係る設計検証主要サブシステム1と比較すれば、図9の設計検証主要サブシステム1は、第1の実施の形態に係る設計検証主要サブシステム1が備える構成の他に、基準データ記憶装置9を備えていることとなる。さらに、図1の設計検証主要サブシステム1のCPU2が備える構成の他に、基準データ取得部15を備えていることとなる。シミュレーション結果データ取得部10、データ変換・登録部11、解析情報取得部12、解析情報処理部13、データ表示部14については、第1の実施の形態で説明したのでここでは省略する。基準データ取得部15は、ユーザが入力する品質の基準等の基準デー

タを取得する。基準データ記憶装置9は基準データ取得部15により取得された基準データを保存している。

### 【0029】

次に、本発明の第2の実施の形態に係る設計検証主要サブシステム1の動作を説明する。まず、ユーザが最新の基準等の基準データを入力装置4を介して設計検証主要サブシステム1に対して入力する。基準データ取得部15は、権限を持ったユーザが入力した基準データを取得し、基準データ記憶装置9に登録する。データ表示部14は、シミュレーション結果データを解析処理した解析処理結果が、基準データ記憶装置9に登録されている基準データに対して未達成の項目については、例えば、異なる文字色等により他と区別して表示する。デフォルトでの表示は、基準データ記憶装置9に登録された最新の基準データに沿ったものとなる。登録・解析されたデータを閲覧するユーザは過去の基準データによる表示を見たい場合には、基準データ記憶装置9に登録された基準データから指定すれば表示することも可能である。

### 【0030】

上述のような設計検証主要サブシステム1を含み、前記第1の実施の形態と同様なネットワークで構成された本発明の第2の実施の形態に係る設計検証システム100によれば、一般的のユーザは登録されたデータを異なる基準により評価することが可能となる。

### 【0031】

#### (第3の実施の形態)

本発明の第3の実施の形態に係る設計検証システム100は、LSIやLSI内部の機能ブロックの再利用を前提としている。再利用しなくてもRTLコードカバレッジ情報等を評価した結果、その一部が不十分であることが判明し、後にテストパターン追加して再度RTLコードカバレッジ等の評価を実施する場合がある。このような場合、LSIやLSI内部の機能ブロックが数回再利用されるかまたは1回以上テストパターン追加によるRTLコードカバレッジ評価・解析が実施されることにより、未活性又は未検証箇所が徐々に減少していき、所定の基準を達成する場合が考えられる。そこで、本発明の第3の実施の形態に係る設

計検証システム100は、例えば同じLSIやLSI内部の機能ブロックに対する機能シミュレーションに伴って得られるRTLコードカバレッジ等の結果について更新がなされた場合（登録者が同じ）や複数の登録がなされた場合（登録者が異なる）、それぞれの機能シミュレーション（に伴って得られる）結果データ及びその解析処理結果を統合して表示することが可能である。

### 【0032】

本発明の第3の実施の形態に係る設計検証システム100の設計検証主要サブシステム1の構成の一部を図10、図11に示す。図10に示す第3の実施の形態に係る設計検証主要サブシステム1は、例えば同じLSIやLSI内部の機能ブロックに対するシミュレーション結果データ、即ち、例えば機能シミュレーション（または機能シミュレーションに伴って動作する専用ソフト）によるRTLコードカバレッジ等の結果について更新がなされた場合に対応するため、第1、第2の実施の形態に係る図1又は図9におけるデータ変換・登録部11と解析情報処理部13が図10ではデータ処理部113として統合される。データ処理部113は、データ変換・登録部11と解析情報処理部13の機能に加え、登録・解析済みの解析後表示ファイル22と更新用表示ファイル23（解析前）とを入力され、双方を比較し、基本的にいずれにおいても未活性な箇所を未活性な箇所とした統合表示ファイル24を出力する機能を持つ。なお、シミュレーション結果、データ取得部は、ユーザが入力しようとするデータが「新規登録」か「更新」か区別して入力するようになっている。更新用表示ファイル23は、少なくとも追加テストパターンを含むテストパターンでのシミュレーション結果データを変換・登録したファイルである。データ処理部113は、登録済みの解析後表示ファイル22では未活性であり追加テストパターンで活性化された部分については従来の解析結果を消去又は参照用としてのみ利用できるようにして、統合表示ファイル24を作成して図1又は図9における（解析前/解析後）表示ファイル記憶装置7に登録する。同じLSIやLSI内部の機能ブロックの登録結果を流用しようとする場合、更新時のデータの方が、未活性部分が多い可能性もある。こうした場合、そのような項目部分については、登録済みの解析処理結果を参考として表示し、検証担当者が登録時の解析処理結果を受け入れるかどうか判断で

きるようにしておけばよい。なお、解析前表示ファイルが（解析前/解析後）表示ファイル記憶装置7に登録されている場合は、更新といつても単にテストパターン追加後の機能シミュレーション結果を上書き登録するだけでよい。なお、本実施の形態の拡張として、対象とするLSIまたはLSI内部の機能ブロックのRTL記述がわずかに変更されるような場合にも適用可能である。実際のLSIの設計においては、わずかにRTL記述を変更する場合が少なからずあり、検証・未活性箇所の解析の効率化のためには、RTL記述変更がなく、解析済みの未活性箇所の解析情報が再利用可能になっていることが重要である。この場合、シミュレーション結果データ取得部10は、シミュレーション結果データの一部として、対象とするLSIまたはLSI内部の機能ブロックのRTL記述も取得するようになっており、図10のデータ処理部113は、変更前のRTL記述と変更後のRTL記述を比較し、変更のなかった部分にあった未活性箇所は、既に図1又は図9における（解析前/解析後）表示ファイル記憶装置7に格納されている解析後表示ファイルの内容を変更後の表示ファイル（更新用表示ファイル）にコピーし、変更のあった部分については解析前の状態として、変更後の表示ファイル（解析前）を作成し、（解析前/解析後）表示ファイル記憶装置7に格納する。これにより、RTL記述にある程度の変更が生じた場合でも、既に実施された未活性箇所の解析結果を活用することができることとなり、設計検証が効率化されるという効果が得られることとなる。なお、簡便な方法としては、ユーザが変更を行ったRTL記述について小規模なモジュール単位でモジュール名を入力し、図10のデータ処理部113がその情報に基づいて上記と同様な手順で変更後の表示ファイル（解析前）を作成するということも可能である。図11に示す第3の実施の形態に係る設計検証システム100の設計検証主要サブシステム1は、例えば同じLSIやLSI内部の機能ブロックに対して複数のシミュレーション結果データが存在し、複数の登録・解析がなされた場合に対応するため、複数の解析後表示ファイル22a, 22b, 22cが、データ処理部113に入力され、データ処理部113は、これらの解析後表示ファイルを統合し、統合表示ファイル24に変換して図1又は図9における（解析前/解析後）表示ファイル記憶装置7に登録する。この統合表示ファイルを閲覧することにより、複数

の登録がなされた解析後表示ファイルを併せた品質達成状況を容易に知ることが可能となる。

### 【0033】

本発明の第3の実施の形態に係る設計検証システム100によれば、同じLSIやLSI内部の機能ブロックに対するシミュレーション結果データについて更新がなされた場合や複数の登録がなされた場合、それぞれのシミュレーション結果データ及びその解析処理結果を統合して表示することが可能となり、権限のある複数のユーザがその内容を閲覧・チェックすることが可能となる。

### 【0034】

#### (第4の実施の形態)

本発明の第4の実施の形態に係る設計検証システム100は、基本的な設計検証主要サブシステム1の構成は上述した第1の実施の形態と同様(図1参照)であるが、品質データとしてRTLコードカバレッジのデータに加え、故障検出率のデータを登録、閲覧することができる。第4の実施の形態に係る設計検証システム100は、図12に示すように、機能シミュレータ20がクライアント101、102から実行できるように接続されており、故障シミュレータ21がクライアント103から実行できるように接続されている。これら機能シミュレータ20及び故障シミュレータ21がソフトウェアである場合は、概念的な接続を示すものであることは、第1の実施の形態の場合と同様である。第4の実施の形態に係る設計検証主要サブシステム1(図1参照)において、CPU2のデータ変換・登録部11は、機能シミュレータ20またはこれに伴って動作する専用ソフトにより得られるRTLコードカバレッジ等の機能シミュレーション結果データと、故障シミュレータ21により得られる故障検出率等の故障シミュレーション結果データの2種類に対応して表示装置3に表示するために必要なデータ変換を行い、その結果を(解析前/解析後)表示ファイル記憶装置7に登録する。故障検出率は、故障シミュレータ21やATPG(Automatic Test Pattern Generation)ツール等によって得られるデータである。一般によく使用されるのはLSI内部の接続配線ノード又はLSIの入出力端子を含めた内部の基本セルの入出力端子が0または1に固定される0縮退故障、1縮退故障をどれだけ検出で

きたかというデータである。

### 【0035】

次に、図13、図14を参照して、図1における表示装置3上の具体的な表示例について説明する。図13は、第1の実施の形態で説明した図7の表示に加えて、故障検出率（フルトカバレッジ）を表示した図である。図13に示すように、故障シミュレーション結果とその解析処理結果が隣接して表示される。故障シミュレーション結果の表示欄（フルトカバレッジ）では、“ $x + y / N$ ”が用いられる。”N”は、解析前の故障シミュレーション結果における未検知故障の数を表し、“x”は、今回の製品において使用していない機能にのみ関わる故障のため、未検出故障から除外した数を表す。”y”は、論理的に冗長な故障のため、除外した数を表す。この結果を閲覧するユーザにとって”x”が最も重要なのは、第1の実施の形態の場合と同様である。なお、解析結果の入力方法については、第1の実施の形態と同様であるので、ここでは省略する。図14は、第1の実施の形態で説明した図8の表示と比べて、解析結果の欄が上述した” $x + y / N$ ”に応じて異なっており、また、上述した0縮退故障と1縮退故障の2種類の故障を表示している点が異なる。解析結果の欄の”除外不可”的欄は、”テストパターン不足のため除外不可”、“解析困難のため除外不可”的2欄に分けるようにしても良い。図14において、0縮退故障と1縮退故障はそれぞれ”sa0”（stuck-at-0）、”sal”（stuck-at-1）と表示される。また、故障が存在しているノード又は端子を示す欄が設けられている。なお、故障検出率等の故障シミュレーション結果データの登録に関しては、このデータがLSIの製造環境と関係があるため、レイアウト情報や最新の製造データ、例えば、製造工場（クリーンルーム名）、クリーンルーム清浄度（ダスト率）、ロット又はウェハ毎の歩留り等と関連づけて表示することにより豊富な情報を閲覧することが可能となる。また、図15に示すように、各故障に対して適当なレイアウト要素、例えば、配線長、最小コンタクト数、またはそれらの適当な重み付けでの和等を重みとして付加して表示することも可能である。この場合、特に除外不可の故障について重みの順に降順（全体別あるいは機能ブロック別）で表示することも可能である。これにより設計者やテストパターン作成者が効率的に解析作業、テストペー

ン追加作業が実施できる。また、機能ブロック単位で重みの大きいものから順に表示する等の機能を付加することも可能である。

### 【0036】

本発明の第4の実施の形態に係る設計検証システム100によれば、品質データとしてコードカバレッジ情報に加え、故障検出率を登録、閲覧することが可能となる。

### 【0037】

(設計検証プログラム)

次に、設計検証プログラムの実行命令の詳細について説明する。

### 【0038】

設計検証プログラムは、

- (イ) シミュレーション結果データ、即ち、例えばコードカバレッジ情報等の機能シミュレーション（または機能シミュレーションに伴って動作する専用ソフトによる）結果データ又は故障検出率等の故障シミュレーション結果データを取得するステップ；
- (ロ) 取得したシミュレーション結果データを表示装置に表示するための編集処理を行い、その編集処理結果を解析前表示ファイルとして表示ファイル記憶装置に登録するステップ；
- (ハ) シミュレーション結果データを解析するための解析情報を取得するステップ；
- (二) 取得した解析情報に基づいて、シミュレーション結果データの解析処理を行うステップ；
- (ホ) シミュレーション結果データの解析処理結果を表示装置に表示するために必要な編集処理を行い、その編集処理結果を解析後表示ファイルとして表示ファイル記憶装置に登録するステップ；
- (ヘ) 表示ファイル記憶装置に登録されている解析前表示ファイルと解析後表示ファイルを、または、これらのファイルと同等な内容を持つファイル、例えば後者を前者に対し解析結果を追加して構成する場合は後者（解析後表示ファイル）を表示装置に表示するステップ；

とから構成される。

### 【0039】

以上のような設計検証プログラムは、コンピュータ読み取り可能な記録媒体に保存することができる。この記録媒体をコンピュータシステムによって読み込ませ、設計検証プログラムを実行してコンピュータを制御することにより、上述した設計検証システムを実現することができる。ここで、「記録媒体」とは、例えばコンピュータの外部メモリ装置、半導体メモリ、磁気ディスク、光ディスク、光磁気ディスク、磁気テープなどのプログラムを格納することができるような媒体を意味する。

### 【0040】

(その他の実施の形態)

以上、コードカバレッジ情報、故障検出率等のデータに適用した設計検証システム100を例にとって説明してきたが、本発明のその他の実施の形態として、他の類似の設計データに対しても容易に適用できる。例えば、設計したいLSIが仕様を満たすクロック周波数で動作するかどうかを調べる静的タイミング解析において、最もディレイの大きいクリティカルパスのうち実際には活性化されないパスが混在している場合等に本発明の設計検証システム100を利用することも可能である。従って、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

### 【0041】

#### 【発明の効果】

以上説明してきたように、本発明の設計検証システム、設計検証方法及び設計検証プログラムによれば、シミュレーション結果と真の結果、それに至る解析の経緯をすべて設計検証に関わる複数のメンバにより確実かつ効率的に確認することが可能となる。さらに、解析結果が登録されている製品に固有の理由によるものか否かまで確認できるため、シミュレーション結果の妥当性を必要十分なレベルで確認することが可能となる。したがって、特にLSIまたはLSI内部の機能ブロックを他の製品の設計で再利用しようとする場合に、追加検証すべき機能ブロックを明確に把握することが可能となり、再利用時に起こりがちな検証抜け

を未然に防ぐとともに再利用を促進できる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態に係る設計検証システムの設計検証主要サブシステムの構成を示す図である。

【図 2】

本発明の第 1 の実施の形態に係る設計検証システムの設計検証主要サブシステムの動作を説明するためのフローチャートである。

【図 3】

本発明の第 1 の実施の形態に係る設計検証システムの構成を示す図である。

【図 4】

本発明の第 1 の実施の形態に係る設計検証システムの表示画面の一例である（その 1）。

【図 5】

本発明の第 1 の実施の形態に係る設計検証システムの表示画面の一例である（その 2）。

【図 6】

本発明の第 1 の実施の形態に係る設計検証システムの表示画面の一例である（その 3）。

【図 7】

本発明の第 1 の実施の形態に係る設計検証システムの表示画面の一例である（その 4）。

【図 8】

本発明の第 1 の実施の形態に係る設計検証システムの表示画面の一例である（その 5）。

【図 9】

本発明の第 2 の実施の形態に係る設計検証システムの設計検証主要サブシステムの構成を示す図である。

【図 10】

本発明の第3の実施の形態に係る設計検証主要サブシステムの構成の一部を示す図である（その1）。

【図11】

本発明の第3の実施の形態に係る設計検証主要サブシステムの構成の一部を示す図である（その2）。

【図12】

本発明の第4の実施の形態に係る設計検証システムの構成を示す図である。

【図13】

本発明の第4の実施の形態に係る設計検証システムの表示画面の一例である（その1）。

【図14】

本発明の第4の実施の形態に係る設計検証システムの表示画面の一例である（その2）。

【図15】

本発明の第4の実施の形態に係る設計検証システムの表示画面の一例である（その3）。

【図16】

従来の設計検証システムの表示画面の一例である。

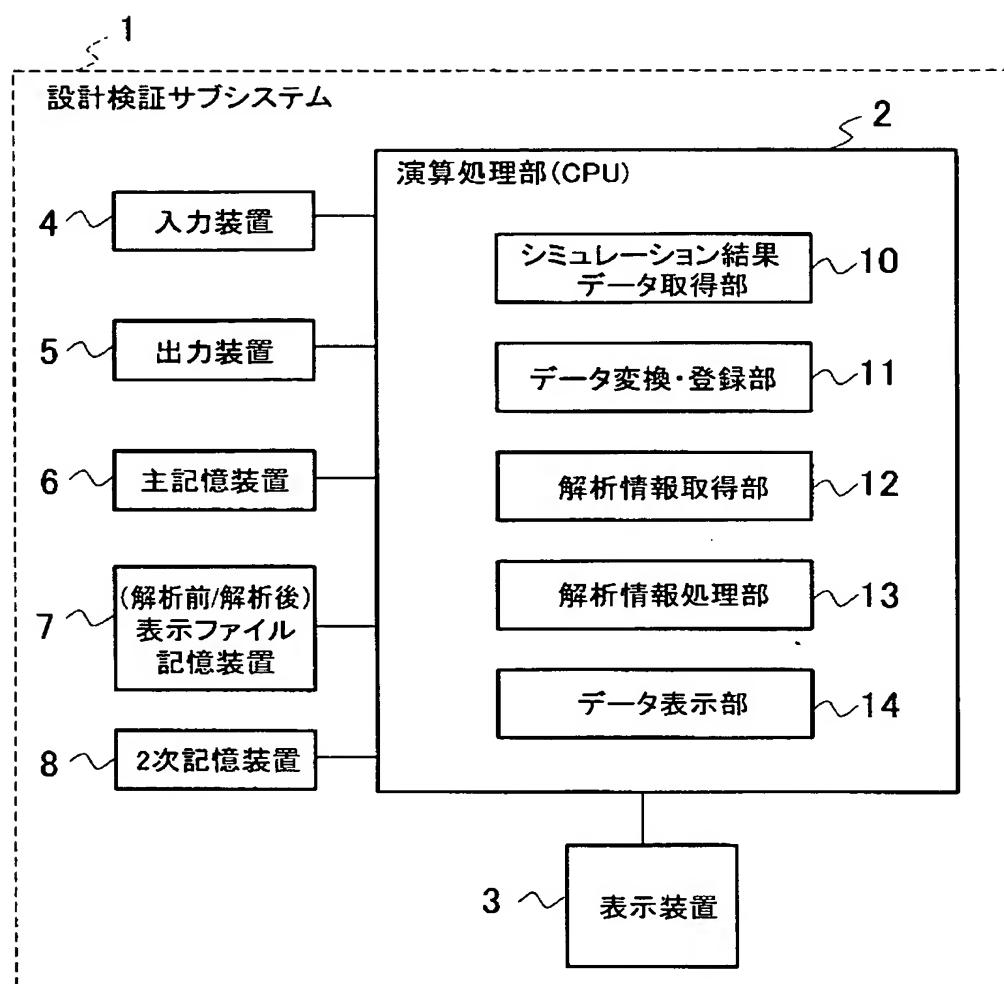
【符号の説明】

- 1 … 設計検証主要サブシステム
- 2 … C P U
- 3 … 表示装置
- 4 … 入力装置
- 5 … 出力装置
- 6 … 主記憶装置
- 7 … （解析前／解析後）表示ファイル記憶装置
- 8 … 2次記憶装置
- 9 … 基準データ記憶装置
- 10 … シミュレーション結果データ取得部

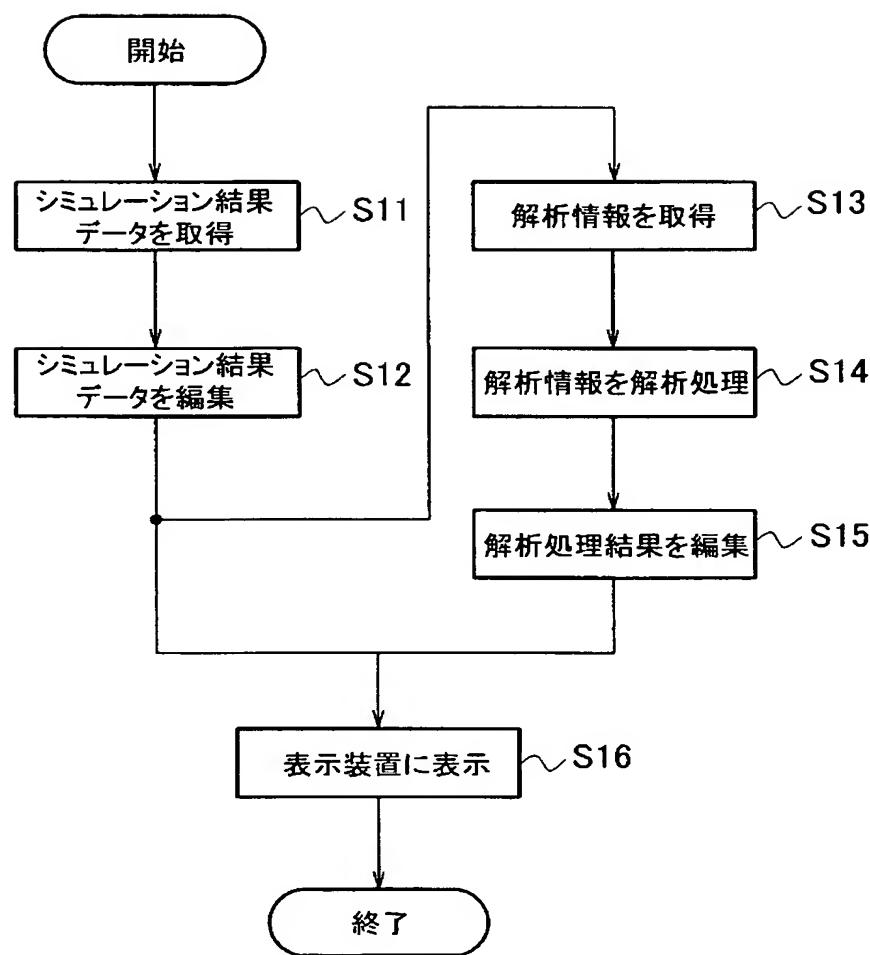
1 1 …データ変換・登録部  
1 2 …解析情報取得部  
1 3 …解析情報処理部  
1 4 …データ表示部  
1 5 …基準データ取得部  
2 0 …機能シミュレータ  
2 1 …故障シミュレータ  
2 2 …解析後表示ファイル  
2 2 a, 2 2 b, 2 2 c …解析後表示ファイル  
2 3 …更新用表示ファイル  
2 4 …統合表示ファイル  
5 0 …Web サーバ  
1 0 0 …設計検証システム  
1 0 1, 1 0 2, 1 0 3, 1 0 4 …クライアント  
1 1 3 …データ処理部

【書類名】 図面

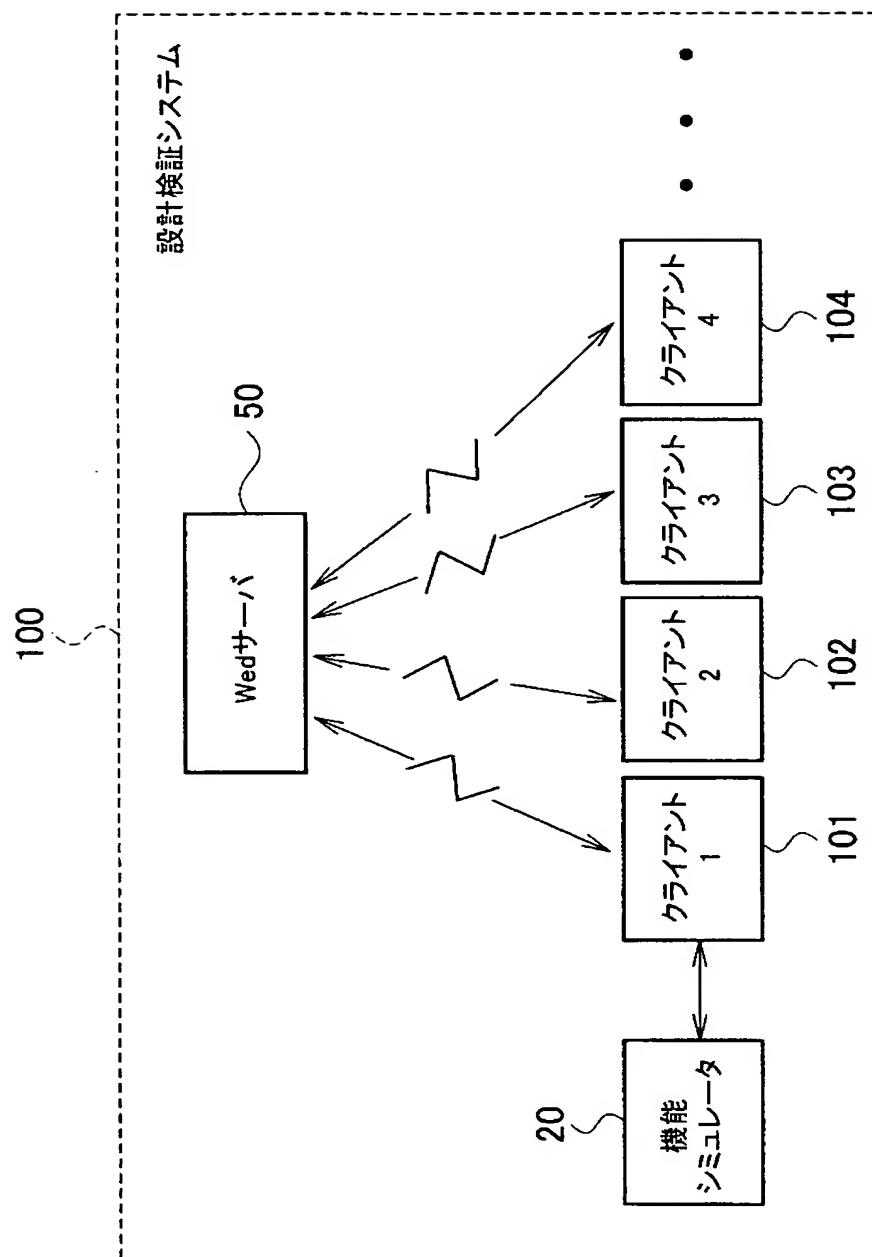
【図1】



【図2】



【図3】



【図 4】

製品名	日付
aaaaaa	1999/09/24
bbbbbb	1999/09/28
.	
.	
.	

【図 5】

品質ランク	: A (2001.12.19)
RTL コードカバレッジツール バージョン	: 6.000
RTL シミュレータ	: Verilog-XLx.x
関連情報	

【図 6】

製品名	: aaaaa
バージョン	:
内蔵するIP(候補)名、未検証機能有無、ランク:	
テストパターン	
種別	: TSTL2
バージョン	:
担当部課	:
責任者	:
連絡先	:

【図7】

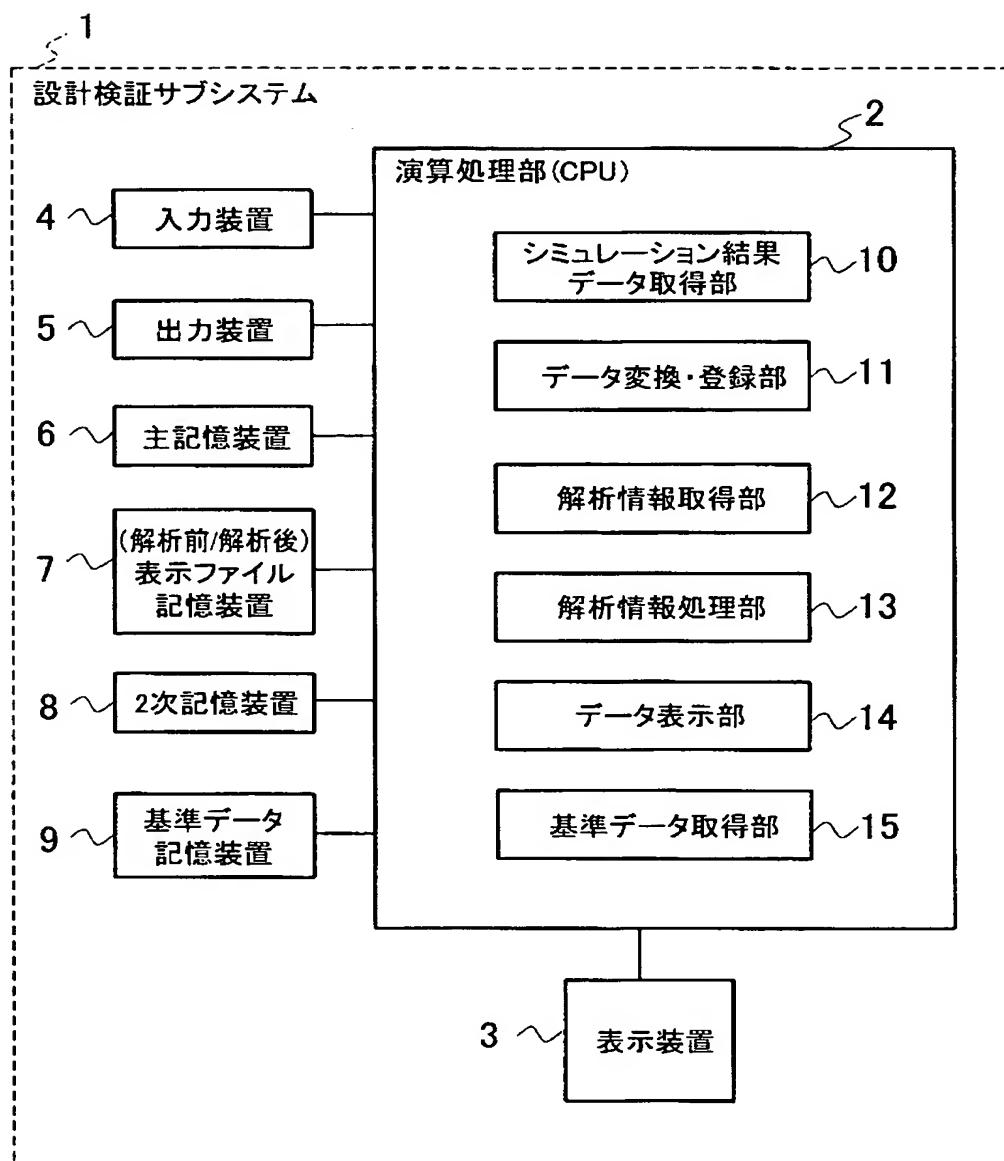
モジュール	ステートメントカバレッジ		ブランチカバレッジ		...	トグルカバレッジ	
	解析前結果	解析結果	解析前結果	解析結果	...	解析前結果	解析結果
トータル	95.7% 1231/1286 (55)	97.5% 1254/1286 (10+8+5/55)					
.							
.							
Abcd	94.9% 148/156 (8)	98.0% 153/156 <u>(2+2+1/8)</u>					
.							

【図8】

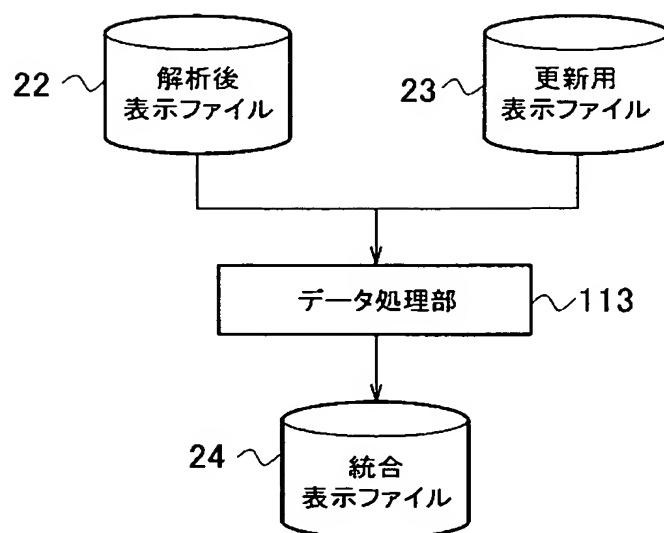
通し番号	行番号	対応 RTL記述	解析結果				
			未使用機能 のため除外	仕様上・ツール 対応の冗長の ため除外	見やすさ向上 のための意図的 冗長のため除外	検証バーション 不足のため 除外不可	原因解析 不足のため 除外不可
1	418		V	V			
2	721					V	Synopsys DC対応default文
3	1083				V		
4	1156						
N	2023					V	

↓  
 x個  
 ↓  
 y個  
 ↓  
 z個  
 ↓  
 w個

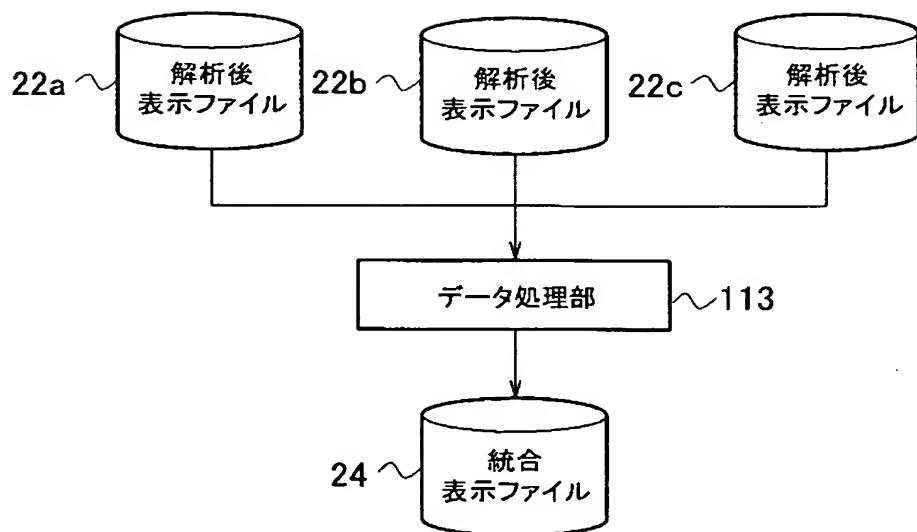
【図9】



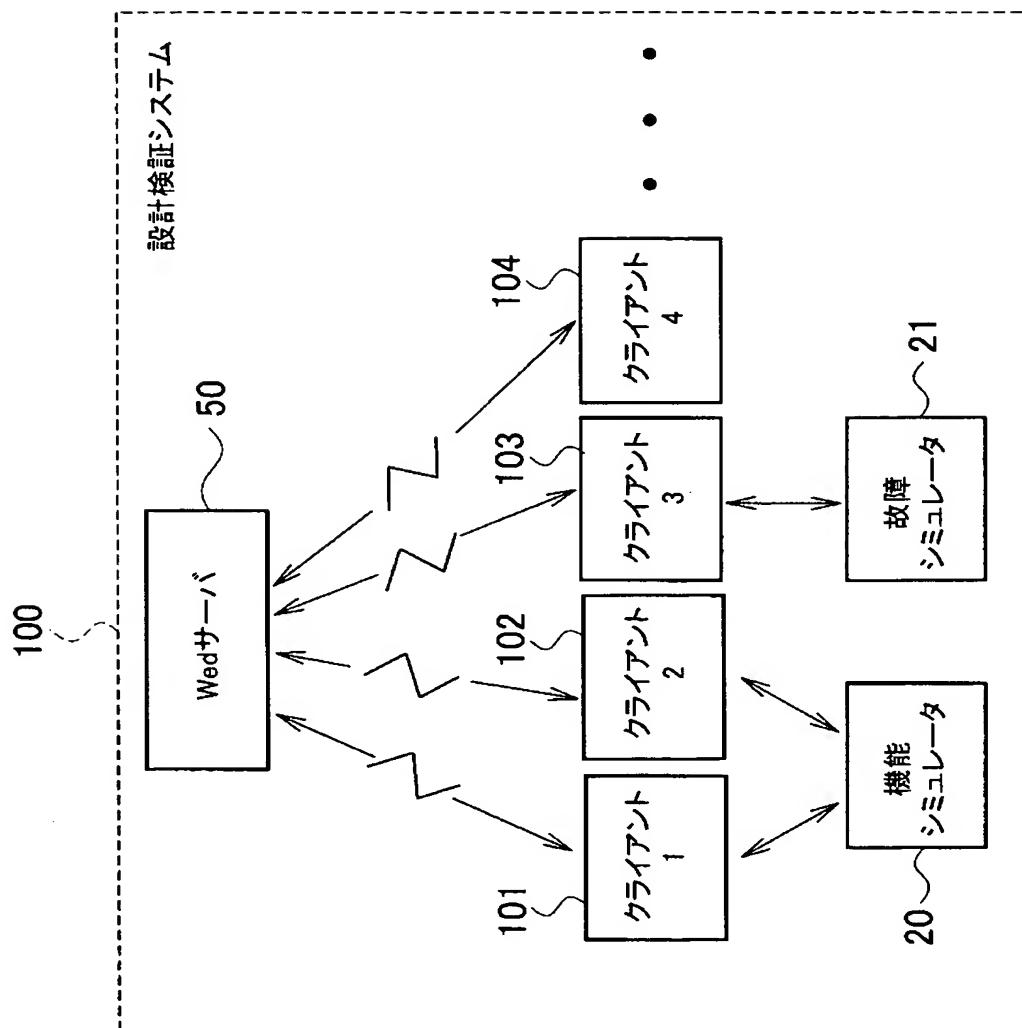
【図10】



【図11】



【図12】



【図13】

モジュール	ステートメントカバレッジ		ブランチカバレッジ		...	フォルトカバレッジ	
	解析前結果	解析結果	解析前結果	解析結果		解析前結果	解析結果
トータル	95.7% 1231/1286 (55)	97.5% 1254/1286 (10+8+5/55)					
.							
Abcd	94.9% 148/156 (8)	98.0% 153/156 (2+3/8)				93.2% 2983/3201 (218)	95.2% 3047/3201 (39+25/218)
.							

【図14】

通し番号	故障種類	ノード名	解析結果			詳細コメント
			未使用機能 により除外	その他理由 により除外	除外不可	
1	sa0	Abcd/xyyz[1]	∨			
2	sa1	Abcd/awg		∨		冗長故障
3	sa1	Abcd/wggza			∨	テストパターン不足
N	sa0	Abcd/zxz	∨			xxxx機能は未使用

↑  
y固  
  
↑  
x固

【図15】

通し番号	故障種類	ノード名	重み	解析結果		
				未使用機能 により除外	その他の理由 により除外	詳細コメント
1	sa0	Abcd/xyz[1]	237	V		
2	sa1	Abcd/awg	201	V		冗長故障
3	sa1	Abcd/wggza	127	V	V	テストパターン不足
N	sa0	Abcd/xz	20	V		xxxx機能は未使用

↑  
x固  
y個

## 【図16】

モジュール	ステートメントカバレッジ	ブランチカバレッジ	...	トグルカバレッジ
トータル	95.7% 1231/1286 (55)			
⋮				
Abcd	94.9% 148/156 (8)			
⋮				

【書類名】 要約書

【要約】

【課題】 シミュレーション結果とその解析処理結果とを同一の画面上に表示し、複数のユーザ可能とし、解析結果の妥当性を十分把握できる設計検証システムを提供する。

【解決手段】 シミュレーション結果データを取得するシミュレーション結果データ取得部10、シミュレーション結果データを解析前表示ファイルに変換・登録するデータ変換・登録部11、シミュレーション結果データを解析するための解析情報を取得する解析情報取得部12、その解析情報に基づいてシミュレーション結果データの解析処理を行い、解析後表示ファイルとして出力・登録する解析情報処理部13、解析前及び解析後表示ファイル又はこれらと同等の内容の表示ファイルを記憶した（解析前/解析後）表示ファイル記憶装置7、解析前表示ファイルと解析後表示ファイルとを、またはこれらファイルと同等の内容を持つ表示ファイルを同一画面上に表示するデータ表示部14とを備える。

【選択図】 図1

特願 2003-029696

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 2001年 7月 2日

[変更理由] 住所変更

住 所 東京都港区芝浦一丁目1番1号  
氏 名 株式会社東芝